

LMC7111

タイニー入出力フルスイング CMOS オペアンプ

概要

LMC7111 は省スペースを実現する SOT 23-5 パッケージで供給される超低消費電力タイプの CMOS アンプです。限られたスペースと軽量化の制約の大きい設計に最適です。広い同相入力電圧範囲は単一電源上での信号処理を行うバッテリーモニタリング回路を簡単に設計することができます。タイニーパッケージの主な特徴は PDA、ページャ、携帯電話などのような小型携帯機器に最適です。なぜなら、SOT 23-5 パッケージ 2 個並べて置いても SSOP-8 ピンより 30% もボード面積を削減でき、1 個ごとに最適なレイアウトに配置できるのでノイズや、クロストークの心配もありません。

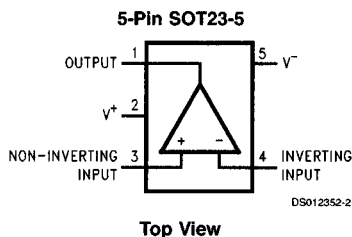
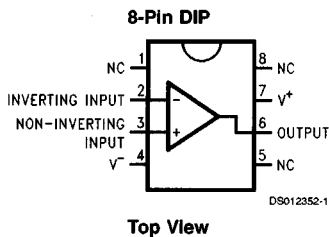
特長

- 省スペースの SOT 23-5 パッケージ
- 電源電圧より(0.1V)広い同相入力電圧範囲
- 2.7V、5V と 10V でのスペック規定
- 5V 時の消費電流が 25 μ A (typ)
- 5V 時の GBW が 50kHz
- LMC 6462 の類似品
- 100k Ω 負荷時電源電圧から 20mV 以内の出力振幅が可能
- LMC7101 の 3 倍の負荷容量駆動が可能

アプリケーション

- PHS、PDA などの移動帯通信端末
- アマチュア無線、業務用トランシーバの携帯機器
- PDA (ザウルス) や付帯モデムのドライバ
- バッテリーチャージャやバッテリーバックの監視回路
- ポルテジリファレンスのバッファで使用
- センサインタフェース
- GaAs RF アンプの負バイアス回路

ピン配置図



Actual Size



製品情報

Package	Ordering Information	NSC Drawing Number	Package Marking	Transport Media
8-Pin DIP	LMC7111AIN	N08E	LMC7111AIN	Rails
8-Pin DIP	LMC7111BIN	N08E	LMC7111BIN	Rails
5-Pin SOT23-5	LMC7111BIM5	MA05A	A01B	1k units Tape and Reel
	LMC7111BIM5X	MA05A	A01B	3k Units Tape and Reel

絶対最大定格 (Note 1)

本データシートには軍用・航空宇宙用の規格は記載されていません。
関連する電気的信頼性試験方法の規格を参照下さい。

ESD 耐圧 (Note 2)	
SOT 23-5 パッケージ	2000V
8 ピンモールド DIP	1500V
差動入力電圧	± 電源電圧
入出力ピン電圧	(V ⁺) + 0.3V, (V ⁻) - 0.3V
電流電圧 (V ⁺ - V ⁻)	11V
入力ピン電流	± 5mA
出力ピン電流 (Note 3)	± 30mA
電源ピン電流	30mA
リード温度 (ハンダ付け、10秒)	260
保存温度範囲	- 65 ~ + 150
接合部温度 (Note 4)	150

動作定格 (Note 1)

電源電圧	2.5V	V ⁺	11V
接合部温度範囲	- 40	T _J	85
LMC7111AI, LMC7111BI			
熱抵抗 (θ _{Jh})			
N パッケージ、8 ピンモールド DIP			115 /W
M05A パッケージ、5 ピン表面実装			325 /W

2.7V 時 DC 電気的特性

特記のない限り、以下の規格値は T_J = 25 °C、V⁺ = 2.7V、V⁻ = 0V、V_{CM} = V_O = V⁺ / 2、R_L > 1MΩ に対して適用されます。太文字表記のリミット値は全動作温度範囲にて適用されます。

Symbol	Parameter	Conditions	Typ (Note 5)	LMC7111AI Limit (Note 6)	LMC7111BI Limit (Note 6)	Units
V _{OS}	Input Offset Voltage	V ⁺ = 2.7V	0.9	3 5	7 9	mV max
TCV _{OS}	Input Offset Voltage Average Drift		2.0			μV/°C
I _B	Input Bias Current	(Note 9)	0.1	1 20	1 20	pA max
I _{OS}	Input Offset Current	(Note 9)	0.01	0.5 10	0.5 10	pA max
R _{IN}	Input Resistance		>10			Tera Ω
+PSRR	Positive Power Supply Rejection Ratio	2.7V ≤ V ⁺ ≤ 5.0V, V ⁻ = 0V, V _O = 2.5V	60	55 50	55 50	dB min
-PSRR	Negative Power Supply Rejection Ratio	-2.7V ≤ V ⁻ ≤ -5.0V, V ⁺ = 0V, V _O = 2.5V	60	55 50	55 50	dB min
V _{CM}	Input Common-Mode Voltage Range	V ⁺ = 2.7V For CMRR ≥ 50 dB	-0.10	0.0 0.40	0.0 0.40	V min
			2.8	2.7 2.25	2.7 2.25	V max
C _{IN}	Common-Mode Input Capacitance		3			pF
V _O	Output Swing	V ⁺ = 2.7V R _L = 100 kΩ	2.69	2.68 2.4	2.68 2.4	V min
			0.01	0.02 0.08	0.02 0.08	V max
		V ⁺ = 2.7V R _L = 10 kΩ	2.65	2.6 2.4	2.6 2.4	V min
			0.03	0.1 0.3	0.1 0.3	V max
I _{SC}	Output Short Circuit Current	Sourcing, V _O = 0V	7	1 0.7	1 0.7	mA min
		Sinking, V _O = 2.7V	7	1 0.7	1 0.7	mA min

2.7V 時 DC 電気的特性 (つづき)

特記のない限り、以下の規格値は $T_J = 25^\circ\text{C}$ 、 $V^+ = 2.7\text{V}$ 、 $V^- = 0\text{V}$ 、 $V_{\text{CM}} = V_O = V^+ / 2$ 、 $R_L > 1\text{M}\Omega$ に対して適用されます。太文字表記のリミット値は全動作温度範囲にて適用されます。

Symbol	Parameter	Conditions	Typ (Note 5)	LMC7111AI Limit (Note 6)	LMC7111BI Limit (Note 6)	Units
A_{VOL}	Voltage Gain	Sourcing	400			V/mv min
		Sinking	150			V/mv min
I_S	Supply Current	$V^+ = +2.7\text{V}$, $V_O = V^+ / 2$	20	45 60	50 65	μA max

2.7V 時 AC 電気的特性

特記のない限り、以下の規格値は $T_J = 25^\circ\text{C}$ 、 $V^+ = 2.7\text{V}$ 、 $V^- = 0\text{V}$ 、 $V_{\text{CM}} = V_O = V^+ / 2$ 、 $R_L > 1\text{M}\Omega$ に対して適用されます。太文字表記のリミット値は全動作温度範囲にて適用されます。

Symbol	Parameter	Conditions	Typ (Note 5)	LMC7111AI Limit (Note 6)	LMC7111BI Limit (Note 6)	Units
SR	Slew Rate	(Note 8)	0.015			V/ μs
GBW	Gain-Bandwidth Product		40			kHz

Note 1: 「絶対最大定格」とは、デバイスが破壊する可能性のあるリミット値をいいます。「動作定格」とはデバイスが機能する条件を示しますが、特定の性能リミット値を保証するものではありません。仕様および試験条件の保証値に関しては、「電気的特性」を参照ください。

Note 2: 使用した試験回路は、人体モデルに基づき 100pF のコンデンサから直列抵抗 1.5k Ω を通して各端子に放電させます。

Note 3: 単一電源と両電源での動作に適用されます。周囲温度上昇時に連続短絡動作や複数オペアンプの短絡、あるいはそのどちらかが発生すると、150 の最大接合部温度を越えることがあります。

Note 4: 最大消費電力は、最大接合部温度 $T_{\text{J(max)}}$ 、接合部周囲温度間抵抗 θ_{JA} 、および周囲温度 T_A により決まります。任意の周囲温度における最大許容消費電力は $P_D = (T_{\text{J(max)}} - T_A) / \theta_{\text{JA}}$ から求められます。全ての数値はプリント基板に直接ハンダ付けされたパッケージに適用されます。

Note 5: 代表値 (Typical) は最も標準的な数値です。

Note 6: 全てのリミット値は標準統計品質管理 (SQC) 手法を用い、製造時のテストまたは相関関係により保証されます。

Note 7: $V^+ = 2.7\text{V}$ 、 $V_{\text{CM}} = 1.35\text{V}$ 、および R_L を 1.35V に接続します。電流ソース試験では 1.35 V_O 、2.7V、電流シンク試験では 0.5 V_O 、1.35V が適用されます。

Note 8: 1.0V のステップ入力を物つ電圧フォロウとして接続します。規定される数値は正および負のスルーレートのいずれか遅いほうです。 $V^+ = 2.7\text{V}$ と $R_L = 100\text{k}\Omega$ を 1.35V に接続します。 $V_O = 1\text{V}_{\text{pp}}$ を得るために 1kHz を入力します。

Note 9: バイアス電流は設計値と工程管理により保証されています。

3V 時 DC 電気的特性

特記のない限り、以下の規格値は $T_J = 25^\circ\text{C}$ 、 $V^+ = 3\text{V}$ 、 $V^- = 0\text{V}$ 、 $V_{\text{CM}} = V_O = V^+ / 2$ 、 $R_L > 1\text{M}\Omega$ に対して適用されます。太文字表記のリミット値は全動作温度範囲にて適用されます。

Symbol	Parameter	Conditions	Typ (Note 5)	LMC7111AI Limit (Note 6)	LMC7111BI Limit (Note 6)	Units
V_{CM}	Input Common-Mode Voltage Range	$V^+ = 3\text{V}$ For CMRR ≥ 50 dB	-0.25	0.0	0.0	V min
			3.2	3.0	3.0	V
				2.8	2.8	max

3.3V 時 DC 電気的特性

特記のない限り、以下の規格値は $T_j = 25$ 、 $V^+ = 3.3V$ 、 $V^- = 0V$ 、 $V_{CM} = V_O = V^+ / 2$ 、 $R_L > 1M\Omega$ に対して適用されます。太文字表記のリミット値は全動作温度範囲にて適用されます。

Symbol	Parameter	Conditions	Typ (Note 5)	LMC7111AI Limit (Note 6)	LMC7111BI Limit (Note 6)	Units
V_{CM}	Input Common-Mode Voltage Range	$V^+ = 3.3V$ For CMRR ≥ 50 dB	-0.25	-0.1	-0.1	V
				0.00	0.00	min
			3.5	3.4	3.4	V
			3.2	3.2	max	

5V 時 DC 電気的特性

特記のない限り、以下の規格値は $T_j = 25$ 、 $V^+ = 5V$ 、 $V^- = 0V$ 、 $V_{CM} = 1.5V$ 、 $V_O = V^+ / 2$ 、 $R_L > 1M\Omega$ に対して適用されます。太文字表記のリミット値は全動作温度範囲にて適用されます。

Symbol	Parameter	Conditions	Typ (Note 5)	LMC7111AI Limit (Note 6)	LMC7111BI Limit (Note 6)	Units
V_{OS}	Input Offset Voltage	$V^+ = 5V$	0.9			mV max
TCV_{OS}	Input Offset Voltage Average Drift		2.0			$\mu V/C$
I_B	Input Bias Current	(Note 9)	0.1	1 20	1 20	pA max
I_{OS}	Input Offset Current	(Note 9)	0.01	0.5 10	0.5 10	pA max
R_{IN}	Input Resistance		>10			Tera Ω
CMRR	Common Mode Rejection Ratio	$0V \leq V_{CM} \leq 5V$	85	70	60	dB min
+PSRR	Positive Power Supply Rejection Ratio	$5V \leq V^+ \leq 10V$, $V^- = 0V$, $V_O = 2.5V$	85	70	60	dB min
-PSRR	Negative Power Supply Rejection Ratio	$-5V \leq V^- \leq -10V$, $V^+ = 0V$, $V_O = -2.5V$	85	70	60	dB min
V_{CM}	Input Common-Mode Voltage Range	$V^+ = 5V$ For CMRR ≥ 50 dB	-0.3	-0.20	-0.20	V
				0.00	0.00	min
			5.25	5.20	5.20	V
			5.00	5.00	max	
C_{IN}	Common-Mode Input Capacitance		3			pF
V_O	Output Swing	$V^+ = 5V$ $R_L = 100$ k Ω	4.99	4.98	4.98	Vmin
			0.01	0.02	0.02	Vmax
		$V^+ = 5V$ $R_L = 10$ k Ω	4.98	4.9	4.9	Vmin
			0.02	0.1	0.1	Vmin
I_{SC}	Output Short Circuit Current	Sourcing, $V_O = 0V$	7	5 3.5	5 3.5	mA min
		Sinking, $V_O = 3V$	7	5 3.5	5 3.5	mA min
A_{VOL}	Voltage Gain	Sourcing	500			V/mv min
		Sinking	200			V/mv min
I_S	Supply Current	$V^+ = +5V$, $V_O = V^+ / 2$	25			μA max

5V 時 AC 電気的特性

特記のない限り、以下の規格値は $T_J = 25$ 、 $V^+ = 5.0V$ 、 $V^- = 0V$ 、 $V_{CM} = V_O = V^+ / 2$ 、 $R_L > 1M\Omega$ に対して適用されます。太文字表記のリミット値は全動作温度範囲にて適用されます。

Symbol	Parameter	Conditions	Typ (Note 5)	LMC7111AI Limit (Note 6)	LMC7111BI Limit (Note 6)	Units
SR	Slew Rate	Positive Going Slew Rate (Note 8)	0.027	0.015	0.010	V/ μ s
GBW	Gain-Bandwidth Product		50			kHz

Note 1: 「絶対最大定格」とは、デバイスが破壊する可能性のあるリミット値をいいます。「動作定格」とはデバイスが機能する条件を示しますが、特定の性能リミット値を保証するものではありません。仕様および試験条件の保証値に関しては、「電気的特性」を参照ください。

Note 2: 使用した試験回路は、人体モデルに基づき 100pF のコンデンサから直列抵抗 1.5k Ω を通して各端子に放電させます。

Note 3: 単一電源と両電源での動作に適用されます。周囲温度上昇時に連続短絡動作や複数オペアンプの短絡、あるいはそのどちらかが発生すると、150 の最大接合部温度を越えることがあります。

Note 4: 最大消費電力は、最大接合部温度 $T_{J(max)}$ 、接合部周囲温度間抵抗 θ_{JA} および周囲温度 T_A により決まります。任意の周囲温度における最大許容消費電力は $P_D = (T_{J(max)} - T_A) / \theta_{JA}$ から求められます。全ての数値はプリント基板に直接ハンダ付けされたパッケージに適用されます。

Note 5: 代表値 (Typical) は最も標準的な数値です。

Note 6: 全てのリミット値は標準統計品質管理 (SQC) 手法を用い、製造時のテストまたは相関関係により保証されます。

Note 7: $V^+ = 5V$ 、 $V_{CM} = 2.5V$ 、および R_L を 2.5V に接続します。電流ソース試験では 2.5 V_O 、5V、電流シンク試験では 0.5 V_O 、5V が適用されます。

Note 8: 1.0V のステップ入力を物つ電圧フォロフとして接続します。規定される数値は正および負のスルーレートのいずれか遅いほうです。 $R_L = 100k\Omega$ を 1.5V に接続します。 $V_O = 1.0V_{pp}$ になるようにアンプを 100kHz で励起させます。

Note 9: バイアスカレントは設計と工程管理によって保証されます。

10V 時 DC 電気的特性

特記のない限り、以下の規格値は $T_J = 25$ 、 $V^+ = 10V$ 、 $V^- = 0V$ 、 $V_{CM} = V_O = V^+ / 2$ 、 $R_L > 1M\Omega$ に対して適用されます。太文字表記のリミット値は全動作温度範囲にて適用されます。

Symbol	Parameter	Conditions	Typ (Note 5)	LMC7111AI Limit (Note 6)	LMC7111BI Limit (Note 6)	Units
V_{OS}	Input Offset Voltage	$V^+ = 10V$	0.9	3 5	7 9	mV max
TCV_{OS}	Input Offset Voltage Average Drift		2.0			μ V/ $^{\circ}$ C
I_B	Input Bias Current		0.1	1 20	1 20	pA max
I_{OS}	Input Offset Current		0.01	0.5 10	0.5 10	pA max
R_{IN}	Input Resistance		>10			Tera Ω
+PSRR	Positive Power Supply Rejection Ratio	$5V \leq V^+ \leq 10V$, $V^- = 0V$, $V_O = 2.5V$	80			dB min
-PSRR	Negative Power Supply Rejection Ratio	$-5V \leq V^- \leq -10V$, $V^+ = 0V$, $V_O = 2.5V$	80			dB min
V_{CM}	Input Common-Mode Voltage Range	$V^+ = 10V$ For CMRR \geq 50 dB	-0.2	-0.15 0.00	-0.15 0.00	V min
			10.2	10.15 10.00	10.15 10.00	V max
C_{IN}	Common-Mode Input Capacitance		3			pF
I_{SC}	Output Short Circuit Current (Note 9)	Sourcing, $V_O = 0V$	30	20 7	20 7	mA min
		Sinking, $V_O = 10V$	30	20 7	20 7	mA min

10V 時 DC 電気的特性 (つづき)

特記のない限り、以下の規格値は $T_J = 25^\circ\text{C}$ 、 $V^+ = 10\text{V}$ 、 $V^- = 0\text{V}$ 、 $V_{\text{CM}} = V_O = V^+ / 2$ 、 $R_L > 1\text{M}\Omega$ に対して適用されます。太文字表記のリミット値は全動作温度範囲にて適用されます。

Symbol	Parameter	Conditions	Typ (Note 5)	LMC7111AI Limit (Note 6)	LMC7111BI Limit (Note 6)	Units
A_{VOL}	Voltage Gain 100 k Ω Load	Sourcing	500			V/mv min
		Sinking	200			V/mv min
I_S	Supply Current	$V^- = +10\text{V}$, $V_O = V^+ / 2$	25	50 65	60 75	μA max
V_O	Output Swing	$V^+ = 10\text{V}$	9.99	9.98	9.98	Vmin
		$R_L = 100\text{ k}\Omega$	0.01	0.02	0.02	Vmax
		$V^- = 10\text{V}$	9.98	9.9	9.9	Vmin
		$R_L = 10\text{ k}\Omega$	0.02	0.1	0.1	Vmin

10V 時 AC 電気的特性

特記のない限り、以下の規格値は $T_J = 25^\circ\text{C}$ 、 $V^+ = 10\text{V}$ 、 $V^- = 0\text{V}$ 、 $V_{\text{CM}} = V_O = V^+ / 2$ 、 $R_L > 1\text{M}\Omega$ に対して適用されます。太文字表記のリミット値は全動作温度範囲にて適用されます。

Symbol	Parameter	Conditions	Typ (Note 5)	LMC7111AI Limit (Note 6)	LMC7111BI Limit (Note 6)	Units
SR	Slew Rate	(Note 8)	0.03			V/ μs
GBW	Gain-Bandwidth Product		50			kHz
ϕ_m	Phase Margin		50			deg
G_m	Gain Margin		15			dB
	Input-Referred Voltage Noise	$f = 1\text{ kHz}$ $V_{\text{CM}} = 1\text{ V}$	110			$\frac{\text{nV}}{\sqrt{\text{Hz}}}$
	Input-Referred Current Noise	$f = 1\text{ kHz}$	0.03			$\frac{\text{pA}}{\sqrt{\text{Hz}}}$

Note 1: 「絶対最大定格」とは、デバイスが破壊する可能性のあるリミット値をいいます。「動作定格」とはデバイスが機能する条件を示しますが、特定の性能リミット値を保証するものではありません。仕様および試験条件の保証値に関しては、「電気的特性」を参照ください。

Note 2: 使用した試験回路は、人体モデルに基づき 100pF のコンデンサから直列抵抗 1.5k Ω を通して各端子に放電させます。

Note 3: 単一電源と両電源での動作に適用されます。周囲温度上昇時に連続短絡動作や複数オペアンプの短絡、あるいはそのどちらかが発生すると、150 の最大接合部温度を越えることがあります。

Note 4: 最大消費電力は、最大接合部温度 $T_{J(\text{max})}$ 、接合部周囲温度間抵抗 θ_{JA} 、および周囲温度 T_A により決まります。任意の周囲温度における最大許容消費電力は $P_D = (T_{J(\text{max})} - T_A) / \theta_{JA}$ から求められます。全ての数値はプリント基板に直接ハンダ付けされたパッケージに適用されます。

Note 5: 代表値 (Typical) は最も標準的な数値です。

Note 6: 全てのリミット値は標準統計品質管理 (SQC) 手法を用い、製造時のテストまたは相関関係により保証されます。

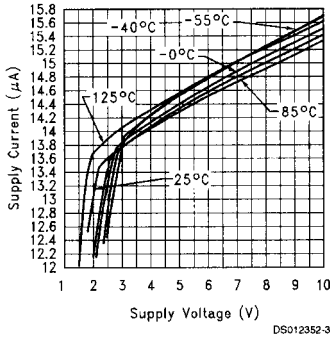
Note 7: $V^+ = 10\text{V}$ 、 $V_{\text{CM}} = 5\text{V}$ 、および R_L を 5V に接続します。電流ソース試験では $5 V_O$ 、10V、電流シンク試験では $0.5 V_O$ 、5.0V が適用されます。

Note 8: 1.0V のステップ入力を持つ電圧フォロウとして接続します。規定される数値は正および負のスルーレートのいずれか遅いほうです。 $R_L = 100\text{k}\Omega$ を 5.0V に接続。 $V_O = 2.0V_{\text{FP}}$ になるようにアンプを 100kHz で励起させます。

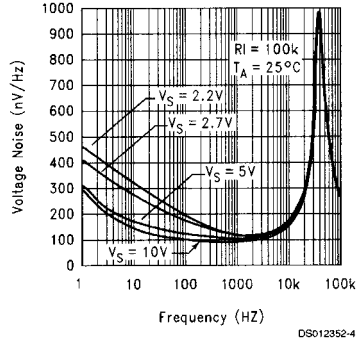
Note 9: 絶対最大定格に近い動作をさせると信頼性に影響を与えます。

代表的な性能特性 特記のない限り $T_A = 25^\circ\text{C}$ 、単一電源

Supply Current vs Supply Voltage

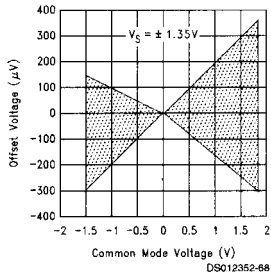


Voltage Noise vs Frequency

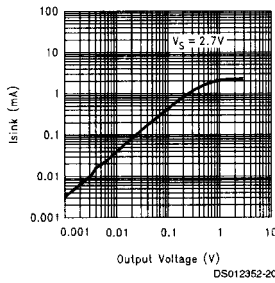


2.7V PERFORMANCE

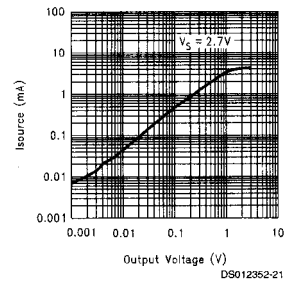
Offset Voltage vs Common Mode Voltage @ 2.7V



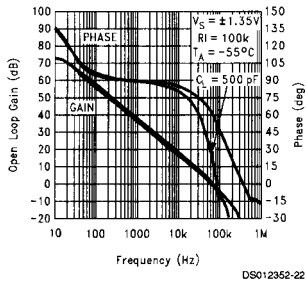
Sinking Output vs Output Voltage



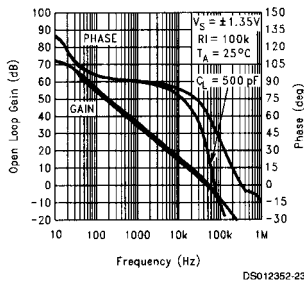
Sourcing Output vs Output Voltage



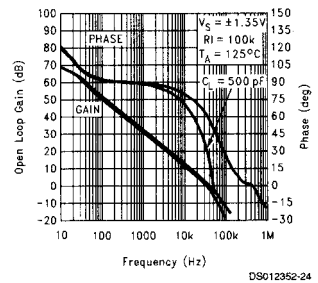
Gain and Phase vs Capacitive Load @ 2.7V



Gain and Phase vs Capacitive Load @ 2.7V



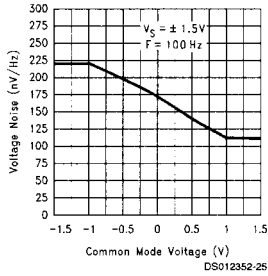
Gain and Phase vs Capacitive Load @ 2.7V



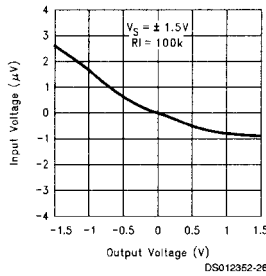
代表的な性能特性 特記のない限り $T_A = 25$ 、単一電源(つづき)

3V PERFORMANCE

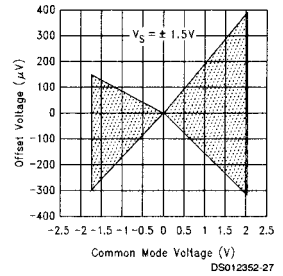
Voltage Noise vs Common Mode Voltage @ 3V



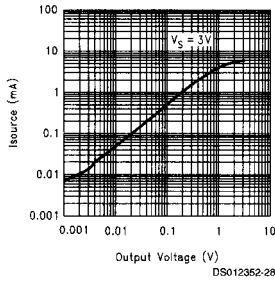
Output Voltage vs Input Voltage @ 3V



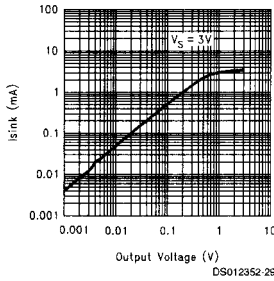
Offset Voltage vs Common Mode Voltage @ 3V



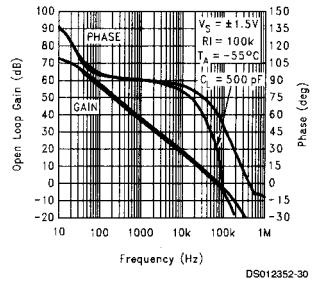
Sourcing Output vs Output Voltage



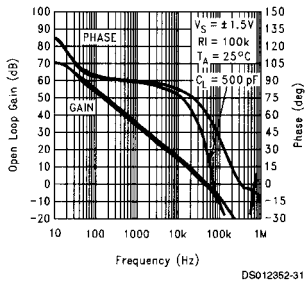
Sinking Output vs Output Voltage



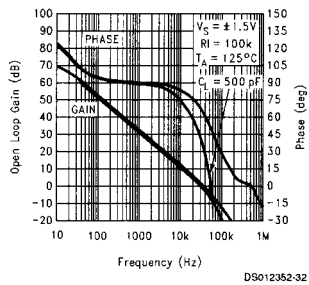
Gain and Phase vs Capacitive Load @ 3V



Gain and Phase vs Capacitive Load @ 3V



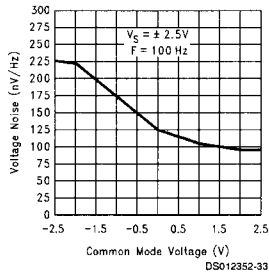
Gain and Phase vs Capacitive Load @ 3V



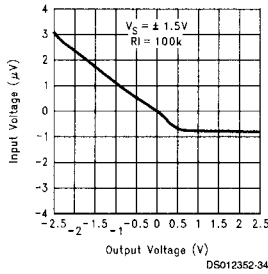
代表的な性能特性 特記のない限り $T_A = 25^\circ\text{C}$ 、単一電源(つづき)

5V PERFORMANCE

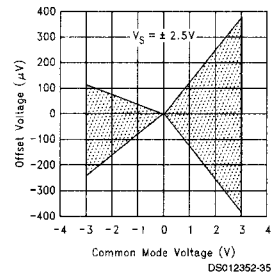
Voltage Noise vs Common Mode Voltage @ 5V



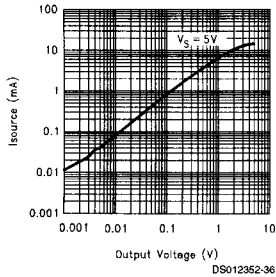
Output Voltage vs Input Voltage @ 5V



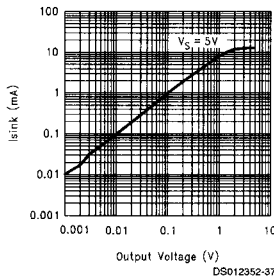
Offset Voltage vs Common Mode Voltage @ 5V



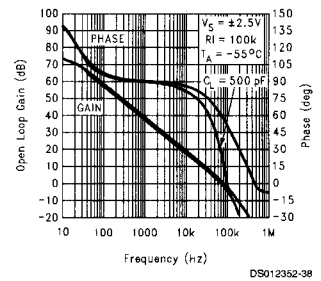
Sourcing Output vs Output Voltage



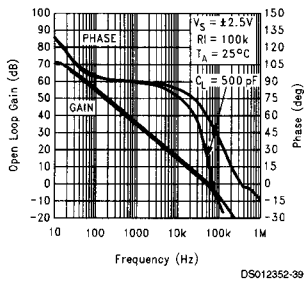
Sinking Output vs Output Voltage



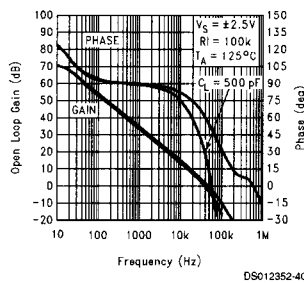
Gain and Phase vs Capacitive Load @ 5V



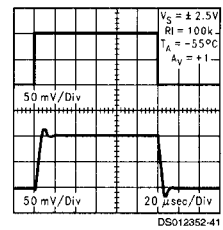
Gain and Phase vs Capacitive Load @ 5V



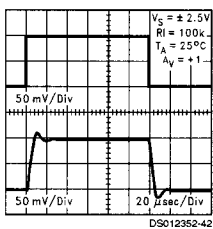
Gain and Phase vs Capacitive Load @ 5V



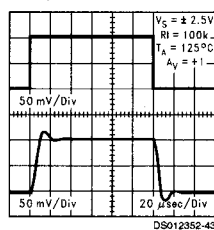
Non-Inverting Small Signal Pulse Response at 5V



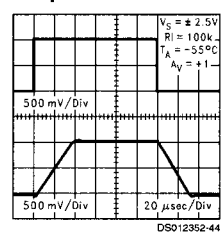
Non-Inverting Small Signal Pulse Response at 5V



Non-Inverting Small Signal Pulse Response at 5V



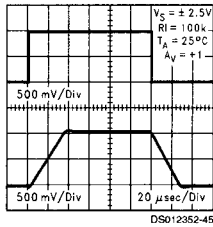
Non-Inverting Large Signal Pulse Response at 5V



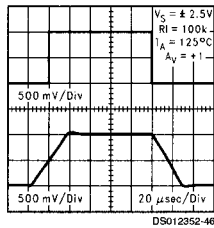
代表的な性能特性 特記のない限り $T_A = 25^\circ\text{C}$ 、単一電源(つづき)

5V PERFORMANCE (つづき)

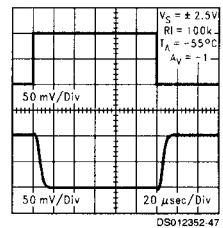
Non-Inverting Large Signal Pulse Response at 5V



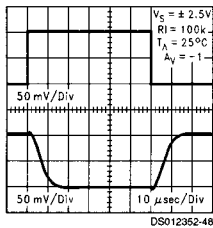
Non-Inverting Large Signal Pulse Response at 5V



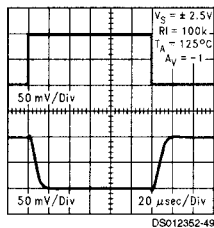
Inverting Small Signal Pulse Response at 5V



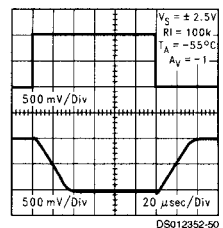
Inverting Small Signal Pulse Response at 5V



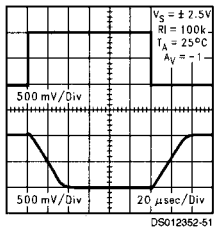
Inverting Small Signal Pulse Response at 5V



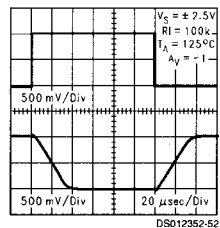
Inverting Large Signal Pulse Response at 5V



Inverting Large Signal Pulse Response at 5V

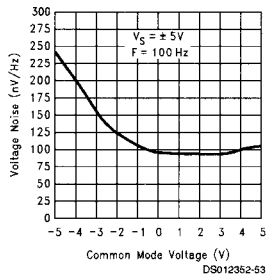


Inverting Large Signal Pulse Response at 5V

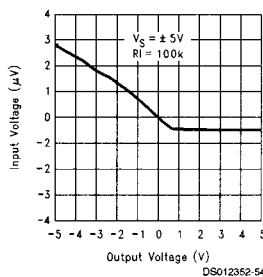


10V PERFORMANCE

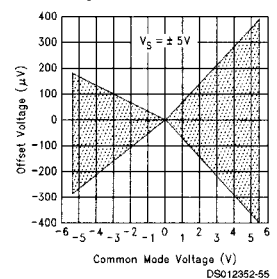
Voltage Noise vs Common Mode Voltage @ 10V



Output Voltage vs Input Voltage @ 10V



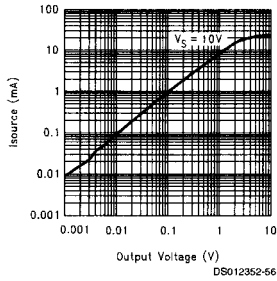
Offset Voltage vs Common Mode Voltage @ 10V



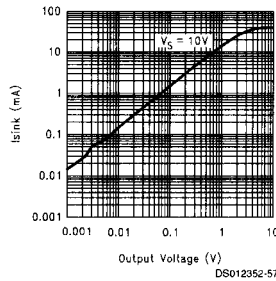
代表的な性能特性 特記のない限り $T_A = 25^\circ\text{C}$ 、単一電源(つづき)

10V PERFORMANCE (つづき)

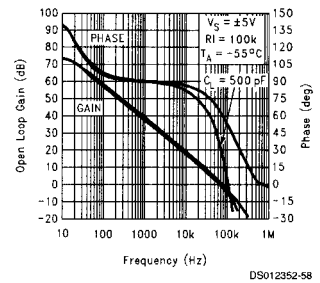
Sourcing Output vs Output Voltage



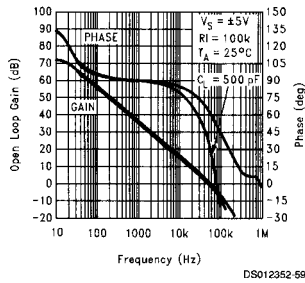
Sinking Output vs Output Voltage



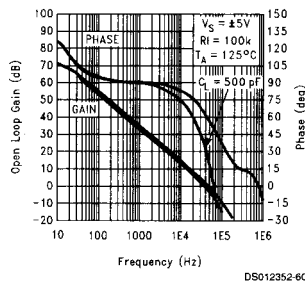
Gain and Phase vs Capacitive Load @ 10V



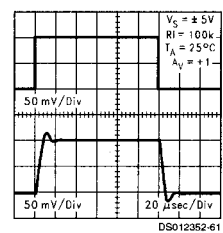
Gain and Phase vs Capacitive Load @ 10V



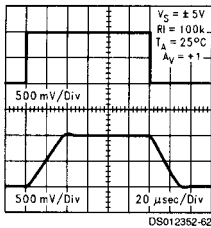
Gain and Phase vs Capacitive Load @ 10V



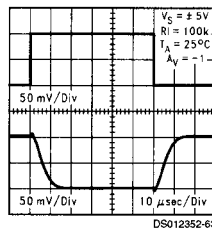
Non-Inverting Small Signal Pulse Response at 10V



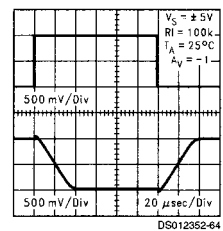
Non-Inverting Large Signal Pulse Response at 10V



Inverting Small Signal Pulse Response at 10V



Inverting Large Signal Pulse Response at 10V



アプリケーション情報

1.0 LMC7111 の特長

サイズ:SOT23-5 ピンパッケージは(3.05 × 3.00mm)のフットレイアウトですので、プリント基板の省スペース化に役立ちます。特に超小型機器には必需品です。SSOP8 ピンに対して、SOT 23-5 を2個並べて配置してもスペースが30%削減できます。

高さ:高さは1.43mmですのでPCMCIA タイプ カードでも充分収納できます。

入力信号の忠実度:従来信号は入力信号とアンプの間のノイズを拾ってしまいます。物理的に小さなパッケージを使うことによって、タイニアンプは入力信号の忠実度を上げ、またノイズを拾わないように入力信号の直近に配置できます。これは、ADコンバータの基準電圧のための入力バッファを入力直近に配置できることを意味します。

ボードレイアウト:いくつかの方法によって簡単にレイアウトができます。

最初にデュアルやクワッドですと、長いパターンレイアウトになるのでSOT 23-5 を使うことによって、最短最適なレイアウトが可能です。また、デュアルやクワッドの代わりに数個のSOT 23-5 を配置することによりクロストークや複雑な信号経路を減らすことができます。DIP パッケージについて:試作等には扱いやすいDIP パッケージでの評価が可能です。

低消費電流:25μA(Typ)の消費電流は携帯機器のバッテリーの動作寿命を長くできます。それにより、バッテリーパックの小型化や低電圧化も可能です。

広い電源電圧範囲:LMC7111 は2.7V、3.0V、3.3V、5V と10V でスペックが規定されています。それにより、多様な電源に対して、安心して設計できます。

アプリケーション情報 (つづき)

2.0 入力同相電圧範囲

LMC7111はグランドより低い入力電圧が入ったとき、出力が位相反転しません。

入力電圧の最大定格は室温で電源レールの300mVを超えています。最大定格を越えた電圧は入力ピンの入出に過度の電流が流れる原因になり、信頼性に影響を与えます。

最大定格を越えた電圧アプリケーションになる場合、Figure 1のように入力抵抗を挿入し、± 5mA以内になるようにしなければなりません。

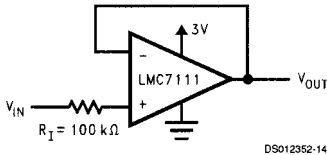


FIGURE 1. R_1 Input Current Protection for Voltages Exceeding the Supply Voltage

3.0 負荷容量耐性

LMC7111は発振なしにユニティ・ゲイン10Vで300pFを直接駆動できます。ユニティ・ゲインフォロアは特に発振しやすい使い方です。直接容量性負荷を駆動するとアンプの位相マージンが低下します。オペアンプの出力インピーダンスと容量性負荷は合まって、位相遅延を引き起こします。これによりアンダーダンピングパルス応答か発振のいずれかが起こってしまいます。

負荷容量の補償はFigure 2のように絶縁抵抗を挿入することにより可能です。このようなシンプルな方法は、A/Dコンバータとマルチプレクサの入力容量を絶縁するために役立ちます。

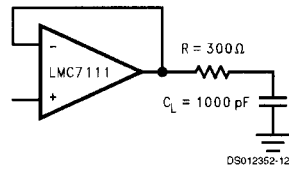


FIGURE 2. Resistive Isolation of a 330 pF Capacitive Load

4.0 大きな帰還抵抗を使った場合の入力容量による補償

非常に大きな値の帰還抵抗を使用した場合(500kΩ以上) この抵抗はプリント基板の寄生容量、フォトダイオードやトランスデューサによる入力容量と互いに作用し合い位相マージンを減らします。

入力容量の影響は帰還コンデンサを追加することにより補償ができます。帰還コンデンサ C_f は下式で計算されます。

$$\frac{1}{2\pi R_1 C_{IN}} \geq \frac{1}{2\pi R_2 C_f}$$

あるいは

$$R_1 C_{IN} \leq R_2 C_f$$

プリント基板の浮遊容量はブレッドボードのそれより大きい小さいかいずれかでしょう。それで C_f の値は状況に対応させて変える必要があります。 C_f の値は実際の回路上で確認すべきです。

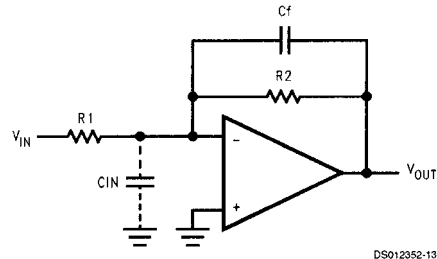


FIGURE 3. Cancelling the Effect of Input Capacitance

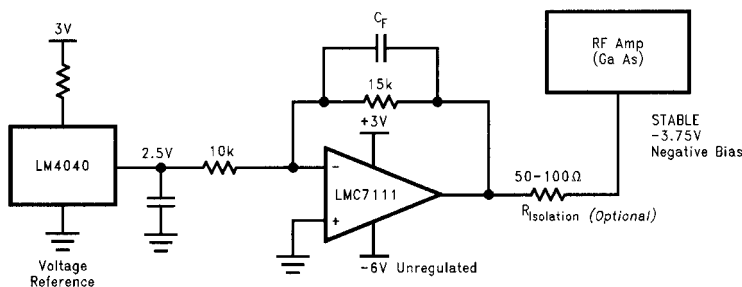
5.0 出力振幅

LMC7111の出力は10kΩ負荷時、電源電圧レールの100mV以内、100kΩで20mV以内のトロップだけとなります。例えば、電源電圧が3Vの時、10kΩで出力の振幅が $V_o = 2.9V$ 、100kΩで $V_o = 2.98V$ になります。LMC7111は同じ電源電圧に接続されているトランジスタを駆動するために有効です。

6.0 GaAs RF アンプのバイアス回路

容量性負荷ドライブ能力、低消費電流、そしてSOT 23-5のサイズのLMC7111は、他の回路へ安定した負バイアスを供給することも可能です。LM4040(基準電源)と組み合わせ、GaAs RF アンプに - 3.75Vの安定した負バイアスを供給する回路をFigure 4に示します。

アプリケーション情報 (つづき)



DS012352-17

C_f and $R_{isolation}$ prevent oscillations when driving capacitive loads.

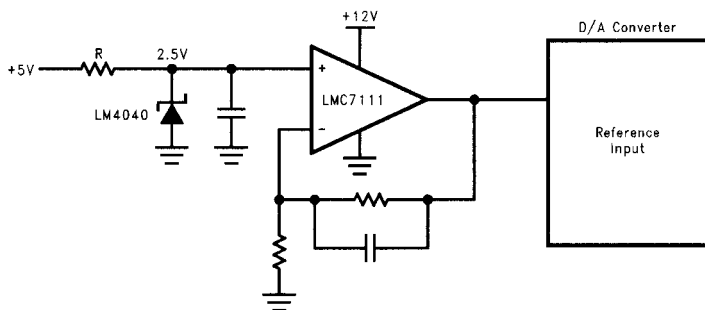
FIGURE 4. Stable Negative Bias

7.0 A/D コンバータのための基準バッファ

LMC7111はA/Dコンバータの基準電源バッファとして使うことができます。デュアルスローブ積分型A/Dコンバータのような基準入力スタック負荷のタイプのバッファとして有効です。基準入力ダイナミック負荷のA/Dコンバータには、LM7131やLMC7101のようなより高速なアンプが必要とされます。

SOT23-5のLMC7111はA/Dコンバータの基準入力の直近に配置でき、 $20\mu\text{A}$ の低消費電流によるセーブパワーも期待できます。

高精度と低オフセット電圧が要求されるA/Dコンバータの基準入力にはLMC6462のデータシートをご覧ください。LMC6462はLMC7111のデュアル版です。



DS012352-18

8.0 LMC7111のデュアル版とクワッド版

LMC6462とLMC6464はLMC7111のデュアル版とクワッド版で、類似した性能を備えています。DIPとSOPで供給されます。詳細については、LMC6462/4のデータシートを参照してください。

9.0 SPICE マクロモデル

LMC7111にはSPICEマクロモデルが用意されています。このモデルは以下のシミュレーションを正確に行います。

- ・ 入力同相電圧範囲
- ・ 周波数特性及び過渡応答特性
- ・ 待機時消費電流及びダイナミック電源電流
- ・ 負荷条件による出力振幅変動

その他、マクロモデルディスクにリストされている諸特性。

オペアンプSPICEマクロモデルのライブラリディスクが必要な場合には、ナショナルセミコンダクター社の営業代理店にご連絡ください。

10.0 その他のSOT23-5 タイニー製品

ナショナルセミコンダクター社では、このほかに省スペース用SOT23タイニーパッケージで部品を提供しています。アンプ、基準電源、ボルテージレギュレータなどのタイニーパッケージとして、以下のものがあります。

- | | |
|---------|--|
| LMC7101 | 1MHz 利得帯域幅、入出力フルスイング・アンプ - 高入力インピーダンス、高利得、2.7V、3V、5V、15Vで $700\mu\text{A}$ 電流(代表値)のスペック |
| LM7131 | 70MHz 利得帯域幅、タイニー・ビデオアンプ - 3V、5V、 $\pm 5\text{V}$ スペック |
| LMC7211 | 入力フルスイング、プッシュプル出力、タイニーパッケージ・コンパレータ - 電源電流 $7\mu\text{A}$ (代表値)、プロパゲーション・ディレイ $7\mu\text{s}$ (代表値)、2.7V、5V、15V電源のスペック |
| LMC7221 | 多電圧システム向けオープンドレイン出力コンパレータ - 電源電圧以外の電圧にプルアップ抵抗を使用している出力が可能な点を除き、LMC7211と同様の特性 |

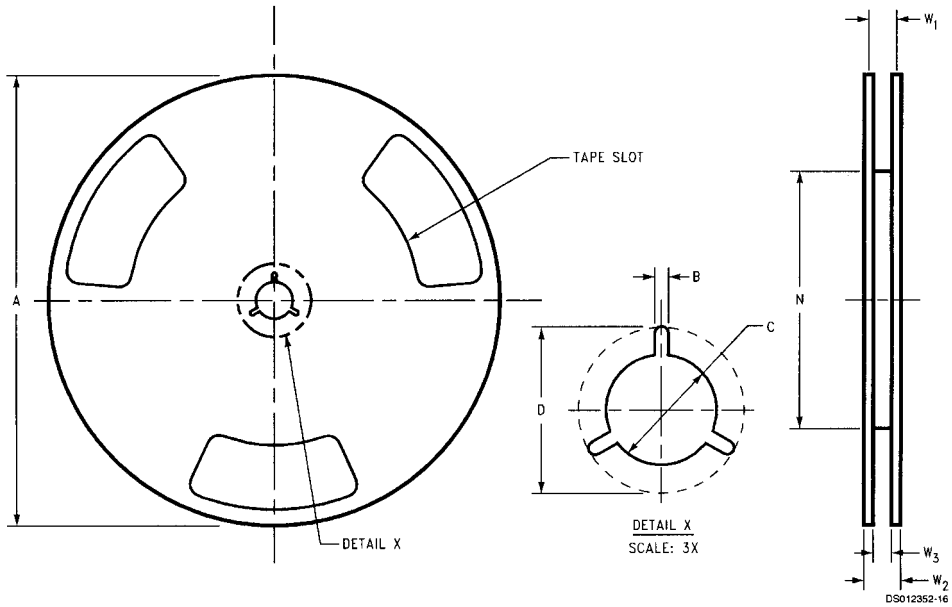
アプリケーション情報 (つづき)

- LP2980 マイクロパワー-SOT50mA 超低ドロップアウト・レギュレータ
- LM4040 高精度マイクロパワー、シャント電圧リファレンス - 2.5000V、4.096V、5.000V、8.192V、10.000V の固定電圧
- LM4041 高精度マイクロパワー、シャント電圧リファレンス - 1.225V および調整可能

最新の情報については、ナショナルセミコンダクター社にお問い合わせください。

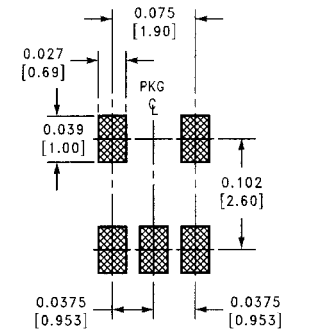
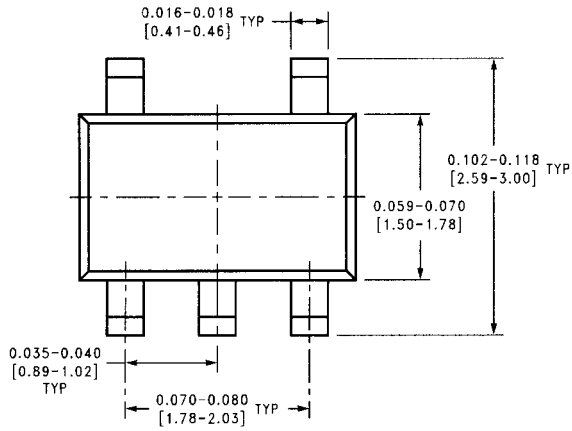
SOT-23-5 Tape and Reel Specificaion (つづき)

REEL DIMENSIONS

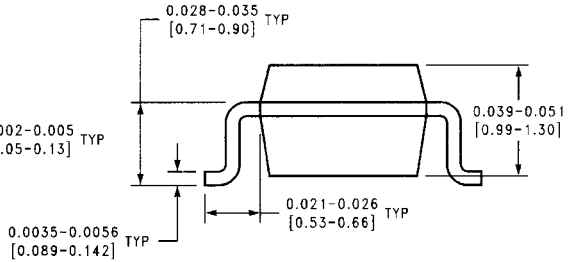
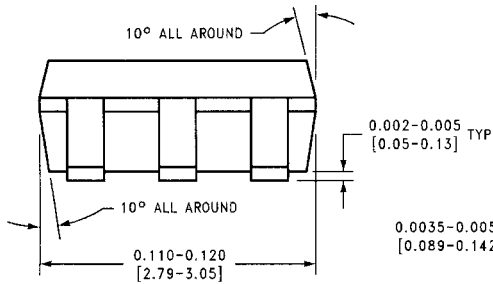


8 mm	7.00	0.059	0.512	0.795	2.165	0.331 + 0.059/-0.000	0.567	W1 + 0.078/-0.039
	330.00	1.50	13.00	20.20	55.00	8.40 + 1.50/-0.00	14.40	W1 + 2.00/-1.00
Tape Size	A	B	C	D	N	W1	W2	W3

外形寸法図 特記のない限り inches(millimeters)



LAND PATTERN RECOMMENDATION

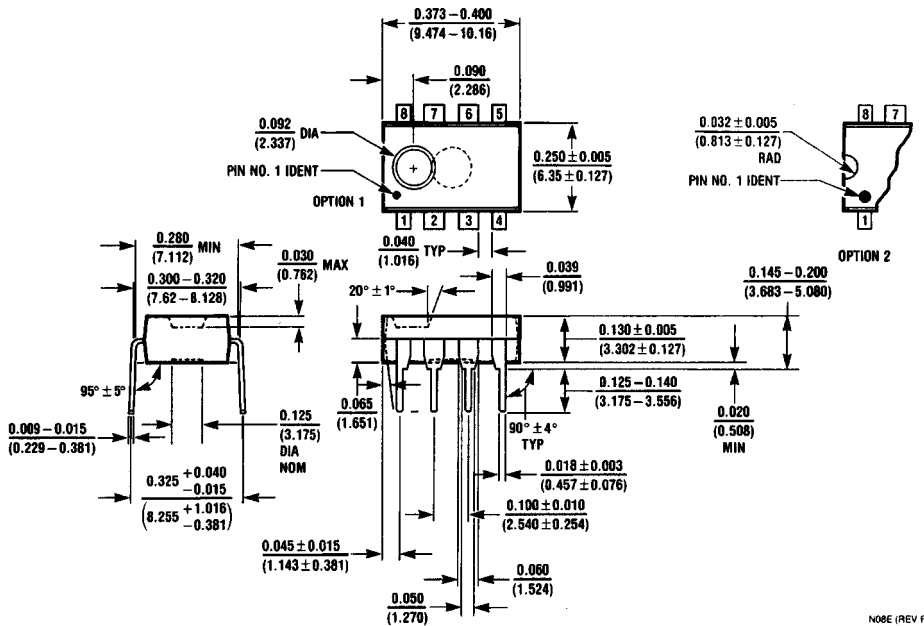


MA05A (REV D)

*Suffix indicates number of units. See Ordering Information on first page.

5-Pin SOT Package
Order Package Number LMC7111BIM5*
NS Package Number MA05A

外形寸法図 特記のない限り inches(millimeters) (つづき)



8-Pin Molded DIP
8-Lead (0.300" Wide) Molded Dual-In-Line Package
Order Package Number LMC7111AIN or LMC7111BIN
NS Package Number N08E

N08E (REV F)

生命維持装置への使用について

弊社の製品はナショナル セミコンダクター社の書面による許可なくしては、生命維持用の装置またはシステム内の重要な部品として使用することはできません。

1. 生命維持用の装置またはシステムとは (a) 体内に外科的に使用されることを意図されたもの、または (b) 生命を維持あるいは支持するものをいい、ラベルにより表示される使用方法に従って適切に使用された場合に、これの不具合が使用者に身体的障害を与えると予想されるものをいいます。
2. 重要な部品とは、生命維持にかかわる装置またはシステム内のすべての部品をいい、これの不具合が生命維持用の装置またはシステムの不具合の原因となりそれらの安全性や機能に影響を及ぼすことが予想されるものをいいます。

ナショナル セミコンダクター ジャパン株式会社

本 社 / 〒135-0042 東京都江東区木場2-17-16 TEL.(03)5639-7300 <http://www.nsjk.co.jp/>

製品に関するお問い合わせはカスタマ・レスポンス・センタのフリーダイヤルまでご連絡ください。



0120-666-116



この紙は再生紙を使用しています